Laboratorio di Fisica VI

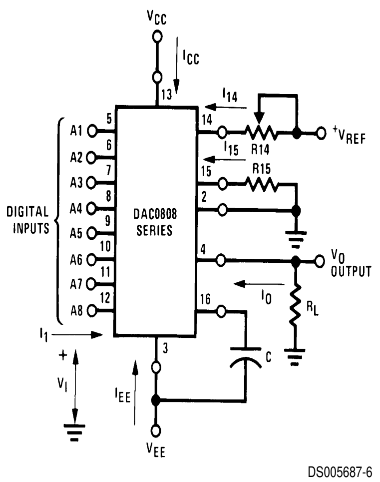
1 Convertitore digitale-analogico

Relazione gruppo $\cdots$

1.1 Introduzione

I convertitori digitale-analogico (DAC) hanno la funzione di generare in uscita tensioni o correnti proporzionali al valore del dato digitale presente sugli ingressi.

Il numero di bits che caratterizza il convertitore ne determina la risoluzione. In particolare il DAC utilizzato in questa esperienza, il DAC0808 della National Instruments, ha un' uscita in corrente ed una risoluzione di 8 bits. La corrente in uscita segue le specifiche indicate in figura 1.



V_I and I_1 apply to inputs A1–A8.
The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K\left(\frac{A1}{2} + \frac{A2}{4} + \frac{A3}{8} + \frac{A4}{16} + \frac{A5}{32} + \frac{A6}{64} + \frac{A7}{128} + \frac{A8}{256}\right)$$

where $K \cong \frac{V_{REF}}{R14}$

and A_N = "1" if A_N is at high level
A_N = "0" if A_N is at low level

Figura 1:

In particolare il DAC 808 è costruito secondo la tecnica *R-2R ladder*, mostrata in figura 2.

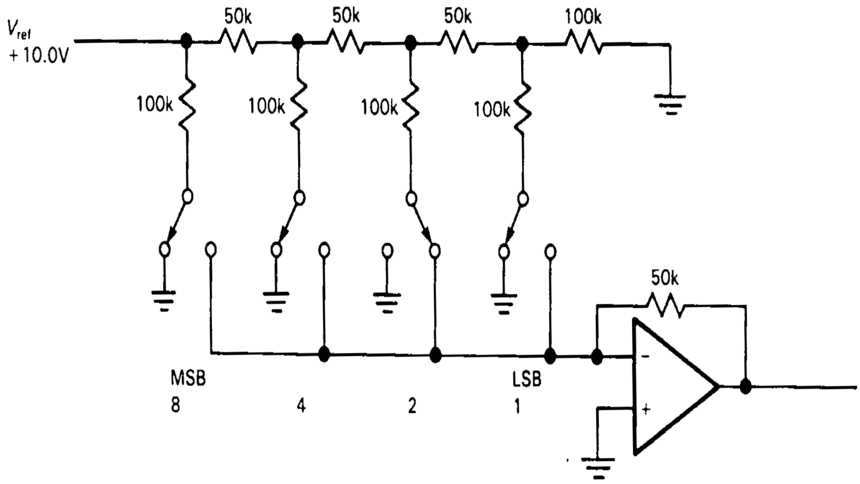


Figura 2:

a) Si spieghi il funzionamento del *R-2R ladder*

b) Quale è la funzione dell'amplificatore operazionale in figura (da montare esternamente al DAC 808) ?

Si monti adesso il circuito mostrato in figura 3:

Si alimenti l'amplificatore operazionale a ± 15 V ed il DAC come indicato in figura.

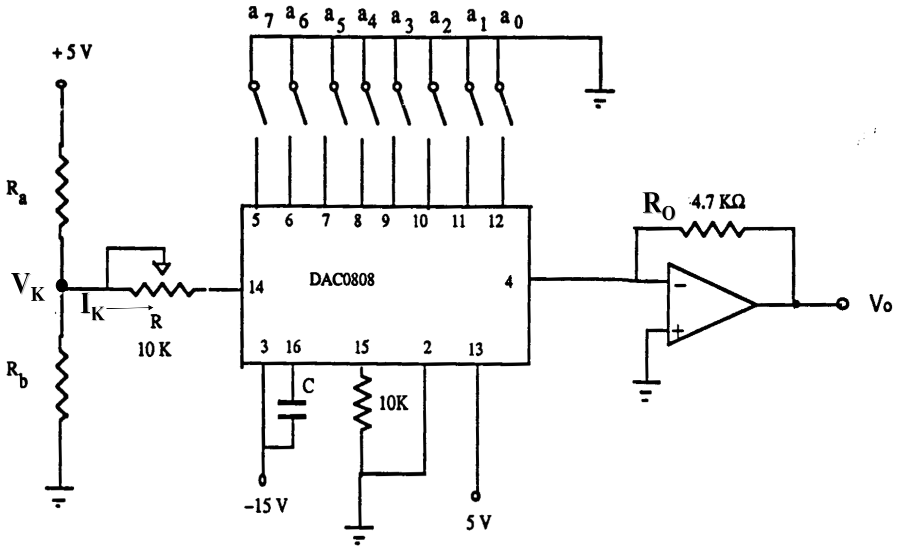


Figura 3:

Si utilizzi per C un condensatore da 100 nF. I switch debbono essere tenuti a 5 V oppure a massa a seconda che il bit debba valere 1 oppure 0.

c) Si scelgano le resistenze R_a ed R_b in modo da avere V_K pari a 2 V. Si indichino i valori scelti per R_a ed R_b.

d) Si impostino gli otto switch $a_7 \cdots a_0$ in modo che la tensione V_0 all'uscita dell'amplificatore operazionale sia massima. Si regoli il potenziometro R in modo che la tensione massima in uscita sia pari a 5 V. Si misuri adesso il valore di R (lo si indichi come R_{REG}) ed il valore della corrente I_K. Si riportino i valori trovati e quelli attesi. La precisione di R_0 influenza quanto trovato ?

e) Si scriva la relazione tra V_K, R_{REG}, R_0, la posizione on-off dei switch e la tensione in uscita dall'operazionale, prendendo come traccia la relazione fornita in figura 1.

La conversione da digitale ad analogico è soggetta a quattro possibili tipi di errore, come illustrato in figura 4.

1. OFFSET: corrente o tensione in uscita dal DAC anche se tutti gli switch sono aperti. In genere e' espressa come multipli di LSB (Less Significant Bit), cioe' del gradino minimo di corrente che puo' essere ottenuto dal DAC
2. PENDENZA: il coefficiente angolare della retta di fit puo' essere diverso da quanto atteso
3. LINEARITA'
4. MONOTONICITA'

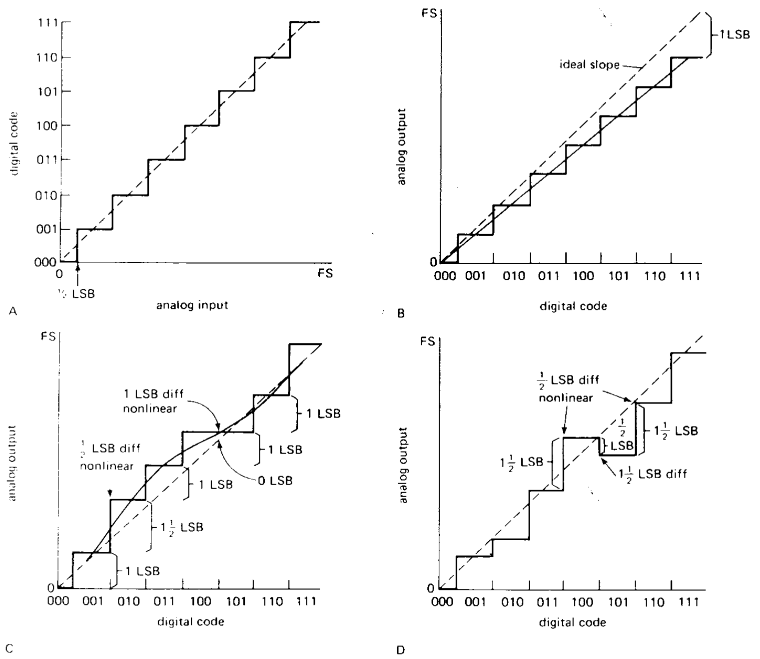


Figure 9.44. Graphs illustrating the definitions of four common digital conversion errors. (Courtesy of National Semiconductor Corp.).
A. ADC transfer curve, $\frac{1}{2}$ LBS offset at zero.
B. Linear, 1LSB scale error.
C. $\pm\frac{1}{2}$ LSB nonlinearity (implies 1 LSB possible error); 1 LSB differential nonlinearity (implies monotonicity).
D. Nonmonotonic (must be $> \pm\frac{1}{2}$ LSB nonlinear).

Figura 4:

1. OFFSET: corrente o tensione in uscita dal DAC anche se tutti i switch sono a massa. In genere è espressa come multiplo del LSB (Less Significant Bit), cioè del gradino minimo di corrente che può essere ottenuto dal DAC

2. PENDENZA: il coefficiente angolare della retta di fit può essere diverso da quanto atteso

3. LINEARITÀ

4. MONOTONICITÀ

f) Provando molte combinazioni dei switch, si costruisca un grafico del tipo di quelli di figura 4

Si evidenzi se dal grafico si riesce a valutare qualcuna delle quattro possibili sorgenti di errore prima descritte. Si controlli sulle specifiche del chip i valori di errore massimo e di offset attesi e si verifichi l'accordo o meno con i risultati ottenuti.

g) Si valuti ora il ritardo tra la chiusura o apertura dei switch e la tensione in uscita dall'operazionale. Si esegua la misura collegando alcuni switch a massa e gli altri al generatore d'impulsi. Il ritardo dipende da quanti switch commutano? Si confronti il ritardo ottenuto con quanto riportato nelle specifiche e si commenti il risultato.

h) In figura 5 è riportata una lista di possibili DAC. Supponendo di voler utlizzare un DAC con un tempo di risposta massimo di $2\mu s$ ed una risoluzione di una parte su 50000, quale potrebbe essere la scelta minima ?

TABLE 9.4. DIGITAL-TO-ANALOG CONVERTERS

Type	Mfg[a]	# per pkg	Bits	Latch	V or I ?	Speed to MSB/2 (ns)	Pol[b]	Input org	Pkg[c]	V_{supply} (V)	I_{supply} (mA)	Reference	Trim[d]	Multiplying?	Ext'd compl?[e]	Low glitch?	Price	Comments
AD9702	AD	3	4	1	I	5	–	12	24	±6	1.8W	ext	–	–	4.2	•	$45	color video; ECL or TTL
AD7225	AD	4	8	2	V	5000	+	4x8	24S	+15	10	ext	NT	–	–	–	$18	double buffered; 7226 is single buff.
AD558	AD	1	8	1	V	1000	+	8	16	5 to 15	15	int	NT	–	–	–	$6	complete, easy to use
DAC0830	NS	1	8	2	I	1000	M	8	20	5 to 15	2	0 to ±25	NT	•	N	–		same pinout as 12-bit DAC1230
AD7528	AD	2	8	1	I	350	M	8	20	5 to 15	0.1	0 to ±25	NT	•	N	–	$6	dual, easy to use
DAC8408	PM	4	8	1	I	190	M	4x8	28	+5	0.05	ext	NT	•	N	–		can read back buffers
Bt-110	BT	8	8	1	I	100	+	8	40	+5	30	int	•	–	N	–		octal
AD7524	AD	1	8	1	I	100	M	8	16	5 to 15	0.1	0 to ±10	NT	•	N	–	$5	indus std multiplying DAC
DAC-08	AD	1	8	-	I	85	–	8	16	±15	+2,-6	ext	–	–	28	–	$1	obsolete; indus std
Bt-453	BT	3	8	1	I[f]	15	+	8	40	+5	160	ext	–	–	N	–	$58	256x24 palette, for 256 of 16M colors
HDG0807	AD	1	8	-	V[f]	14	+	8	24	+5	185	int	NT	–	–	–	$43	video, 75Ω output
TDC1018	TR	1	8	1	I	10	–	8	24	-5.2	100	ext	–	–	4	•		video
AD9768	AD	1	8	-	I	5	–	8	18?	±5	+15,-70	int	NT	–	N	–	$40	ECL inputs
TDC1318	TR	3	8	1	I	5	–	3x8	40	-5.2	200	int	NT	–	N	–		high res'n color video; many 2nd sources
TQ6112	TQ	1	8	1	V	1	–	8	44	-3.5,-9	3.5W	ext	–	–	N	•		GaAs: ultra-fast
IDT75C29	ID	1	9	1	I	8	–	9	24	+5	80	ext	–	–	N	–		
DAC1000	NS	1	10	2	I	500	M	8+2	20	5 to 12	0.5	0 to ±25	NT	•	N	–		double buffered; cheap
AD7248	AD	1	12	2	V	5000	±	8+4	20	±15	5	int	NT	–	–	–	$10	single supply possible; +5V ref out
AD7537	AD	2	12	2	I	1500	M	8+4	24S	+15	5	ext	NT	–	N	–	$15	
AD7548	AD	1	12	2	I	1000	M	8+4	20	5 to 15	1	0 to ±25	NT	•	N	–	$10	
DAC1230	NS	1	12	2	I	1000	M	8+4	20	+15	1.2	0 to ±25	NT	•	N	–		same pinout as DAC0830
AD568	AD	1	12	-	I	35	±	12	24S	±15	+30,-8	int	•	–	N	•	$42	
AD7534	AD	1	14	2	I	1500	M	8+4	20	+15,-0.3	0.5	0 to ±25	•	•	N	–	$17	7535,6,8 have 14-bit bus
AD569	AD	1	16	2	V	6000	M	8+8	28	±12	±6	±5	NT	•	–	–	$28	
DAC71/72	all	1	16	-	I	1000	±	16	24	+5,±15	10,+10,-30	int	•	–	11	–	$45	indus std; V_{out} also: 10μs
PCM54	BB	1	16	-	I	350	±	16	28	±5 to ±15	±13	int	NT	–	N	•	$11	digital audio, cheap; V_{out} also: 3μs
DAC729	BB	1	18	-	I	300	–	18	40	+5, +15	18,+30,-40	int	•	–	6	–	$141	V_{out} also: 4μs; 18 bits = 4ppm!

(a) see footnote to Table 4.1. (b) M - multiplying. (c) all are DIP; S - skinny-DIP. (d) NT - no trim required. (e) extended compliance, in volts. (f) to drive 75Ω.

Figura 5: