Esperimentazioni di Fisica III

1 Applicazioni delle FPGA

Relazione Gruppo .....

1.1 Realizzazione di un frequenzimetro digitale

Il circuito di figura 2 definisce la logica di un frequenzimetro digitale. Il segnale, onda quadra con valori logici TTL, viene inviato al pin 37. La frequenza viene quindi misurata e rappresentata come numero binario sui 13 LEDS saldati sulla basetta.

(1) Realizzare il circuito programmando la FPGA della ALTERA tramite MAX-PLUSII

Si noti che:

(a) Counter24 é ottenuto con il *megawizard*, richiedendo un contatore a 24 bits con modulo 10000000

(b) Or24b é ottenuto con il *megawizard*, richiedendo un or a 24 ingressi raggruppati in un bus

(c) Counter13 e' ottenuto con il *megawizard*, richiedendo un contatore a 13 bits con reset asincrono

(d) FF13 e' ottenuto con il *megawizard*, richiedendo un vettore di 13 flipflops tipo D

(e) FF1 e' ottenuto con il *megawizard*, richiedendo un flip-flop tipo D con reset asincrono

(f) Gli altri simboli sono estratti dalla libreria PRIM

(2) Compilare e programmare la FPGA. Inviare un'onda quadra con periodo pari a circa 1ms (verificate frequenza e ampiezza con l'oscilloscopio) . Quale frequenza viene indicata dai LEDS ?

(3) Spiegare in dettaglio il funzionamento del circuito, analizzando ogni singola parte.

(4) Quale e' la massima frequenza di funzionamento ? Verificatelo sperimentalmente.

(5) Eseguite la simulazione del circuito. Per ridurre i tempi di simulazione puo' essere conveniente ridurre il modulo del contatore iniziale da 10.000.000 a 10.000.

Alcuni segnali interni importanti sono stati assegnati a dei pin, in modo tale che non vengano eliminati dal sintetizzatore e possano essere analizzati con la simulazione.

(6) Come modifichereste il circuito per avere anche un bit di overflow associato ad un pin dell'FPGA e osservabile con l'oscilloscopio ?

Facoltativo:

Modificate il circuito per avere due scale di misura. La prima e' quella gia' esistente, l'altra tale da permettere la misura di frequenza 10 volte piu' grandi (prescaler x 10) Fate in modo da selezionare una scala oppure l'altra premendo il pulsante collegato al pin 124.

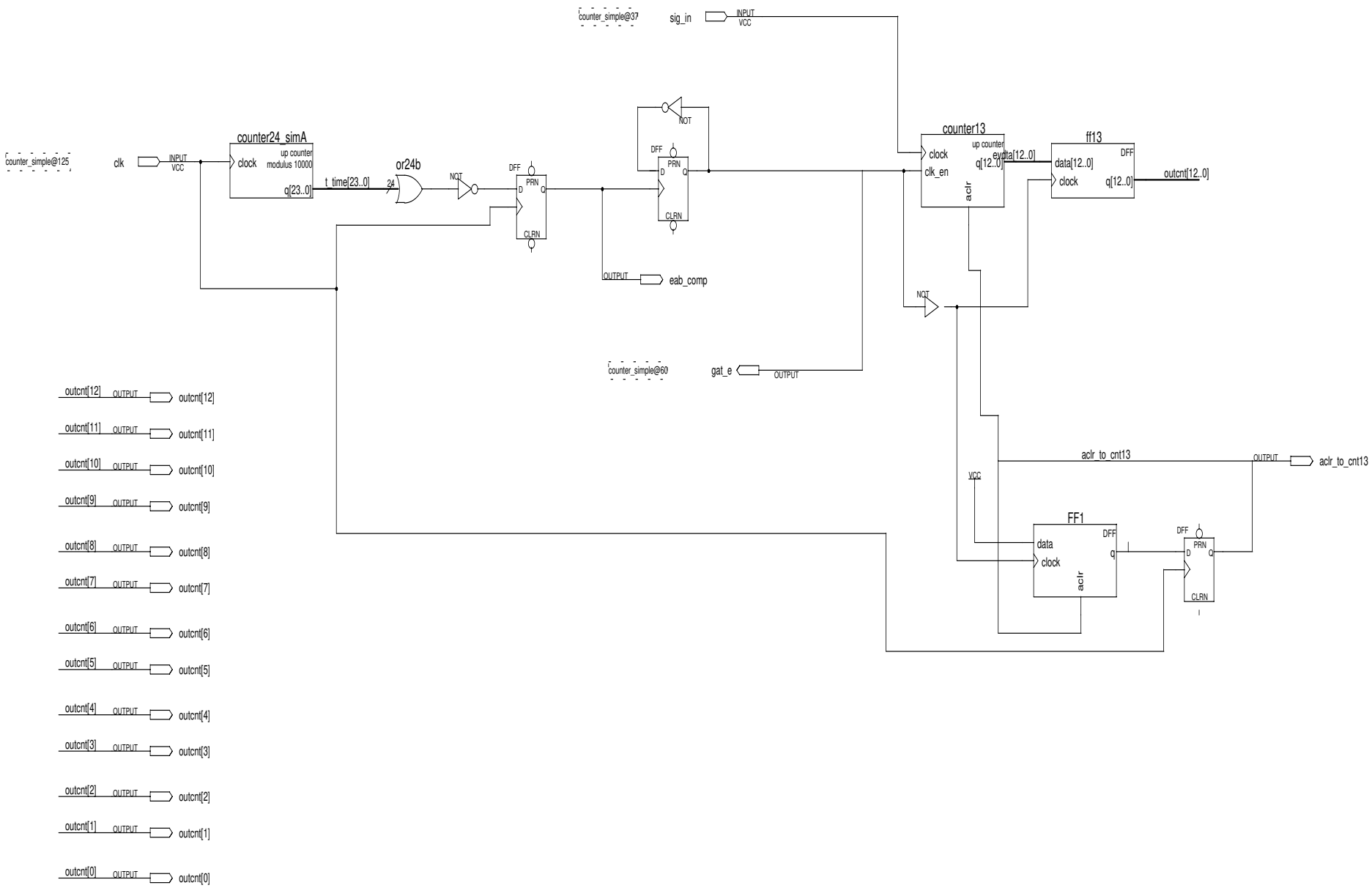
counter_simple@125
clk
INPUT
VCC
counter24_simA
clock
up counter
modulus 10000
q[23..0]
t_time[23..0]
24
or24b
NOT
DFF
D
PRN
Q
CLRN
NOT
DFF
D
PRN
Q
CLRN
OUTPUT
eab_comp
counter_simple@37
sig_in
INPUT
VCC
counter_simple@60
gat_e
OUTPUT
counter13
clock
clk_en
up counter
q[12..0]
aclr
eyqlta[12..0]
ff13
data[12..0]
clock
DFF
q[12..0]
outcnt[12..0]
NOT
aclr_to_cnt13
OUTPUT
aclr_to_cnt13
VCC
FF1
data
clock
DFF
q
aclr
DFF
D
PRN
Q
CLRN
outcnt[12]
OUTPUT
outcnt[12]
outcnt[11]
OUTPUT
outcnt[11]
outcnt[10]
OUTPUT
outcnt[10]
outcnt[9]
OUTPUT
outcnt[9]
outcnt[8]
OUTPUT
outcnt[8]
outcnt[7]
OUTPUT
outcnt[7]
outcnt[6]
OUTPUT
outcnt[6]
outcnt[5]
OUTPUT
outcnt[5]
outcnt[4]
OUTPUT
outcnt[4]
outcnt[3]
OUTPUT
outcnt[3]
outcnt[2]
OUTPUT
outcnt[2]
outcnt[1]
OUTPUT
outcnt[1]
outcnt[0]
OUTPUT
outcnt[0]

Figura 1: 3