Laboratorio di Fisica V

Relazione Gruppo ....

Circuiti logici realizzati con integrati NAND SN7400

Un sistema digitale funziona in modo binario, cio ogni punto del sistema pu essere in uno di due soli stati possibili: uno alto corrispondente al livello logico 1, ed uno basso corrispondente al livello logico 0. Il valore effettivo della tensione corrispondente ai due livelli logici dipende dal tipo di porta utilizzata (TTL, ECL, DTL, etc...).
Nella porta utilizzata oggi, di tipo TTL (Transistor - Transistor - Logic), il livello logico 0 corrisponde a valori di tensione $\simeq$ 0.2 V, mentre il livello logico 1 corrsiponde a valori di tensione $\simeq$ 5 V. Si raccomanda, quindi, di inviare in ingresso ai circuiti segnali con livelli di tensione adeguati. Per generare il segnale di input si utilizzi il generatore di impulsi con ampiezza regolata al suo valore massimo. Si cerchino le specifiche del chip nel data sheet a disposizione sul tavolo oppure sul sito del corso e si riportino qui di seguito i valori da utilizzare per la tensione di alimentazione.

Verifica del funzionamento di una delle porte

Inviando ai due ingressi due impulsi sfasati, disegnare il segnale di uscita e i due segnali di ingresso. Per disegnare i tre segnali sulla stessa scala temporale, usate lo stesso segnale di input (il piú opportuno) per far partire il trigger dell'oscilloscopio ed osservate, uno alla volta, l'altro input e l'output rispetto a questo stesso segnale di riferimento.

Attenzione: riportare sempre le unità usate sugli assi.

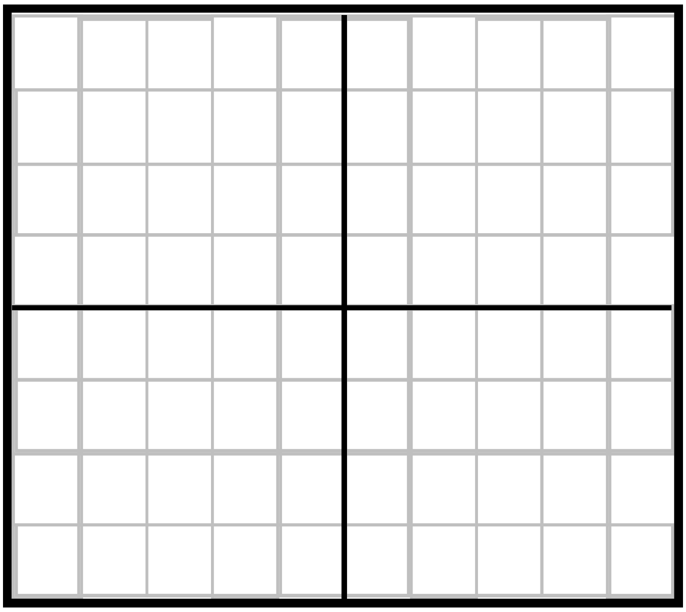


Figura 1: Grafico relativo al funzionamento della porta NAND con i due ingressi collegati.

Misura dei livelli di tensione compatibili con i livelli logici 0 ed 1

Inviare lo stesso segnale ai due ingressi di una porta, come mostrato nella figura 2, e misurare le soglie dei livelli logici 0 ed 1 come richiesto ai punti 1 e 2.

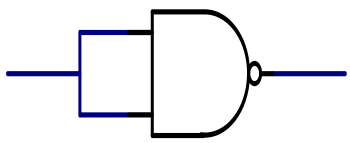


Figura 2: Simbolo dell'operazione logica NAND.

1. Misurare il valore minimo di V_{in} per cui si ha l'uscita stabile al livello logico 0 ed indicare per questo valore di V_{in} il valore di V_{out}.

$$V_{in}\ MIN \ = \qquad \pm \qquad\qquad V_{out}(V_{in}\ MIN) \ = \qquad\qquad \pm \tag{1}$$

2. Misurare il valore massimo di V_{in} per cui si ha l'uscita stabile al livello logico 1 ed indicare il corrispondente valore di V_{out}.

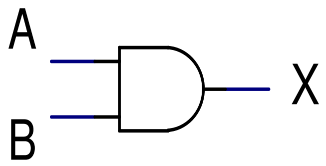
   Attenzione: poiche' non si puo' alzare il livello basso dell'impulso, abbassare il livello alto (usando la manopola AMPLITUDE del generatore di impulsi) fino a quando l'uscita è stabile al livello logico 1. Aumentare poi gradualmente l'ampiezza finche' l'uscita non risulta piu' compatibile con 1.

$$V_{in}\ MAX \ = \qquad \pm \qquad\qquad V_{out}(V_{in}\ MAX) \ = \qquad\qquad \pm \tag{2}$$

Realizzazione di circuiti logici con porte NAND

Disegnate i circuiti che realizzano le operazioni logiche indicate qui di seguito utilizzando le porte NAND a disposizione. Scrivete le equazioni che avete utilizzato per ottenere l'implementazione della tabella delle verita' e disegnate l'andamento temporale degli ingressi A e B e dell'uscita utilizzando la stessa scala temporale. Per gli ultimi due casi, XOR e sommatore a due bit, montate anche il circuito e verificatene il funzionamento.

Realizzazione della funzione logica : AND



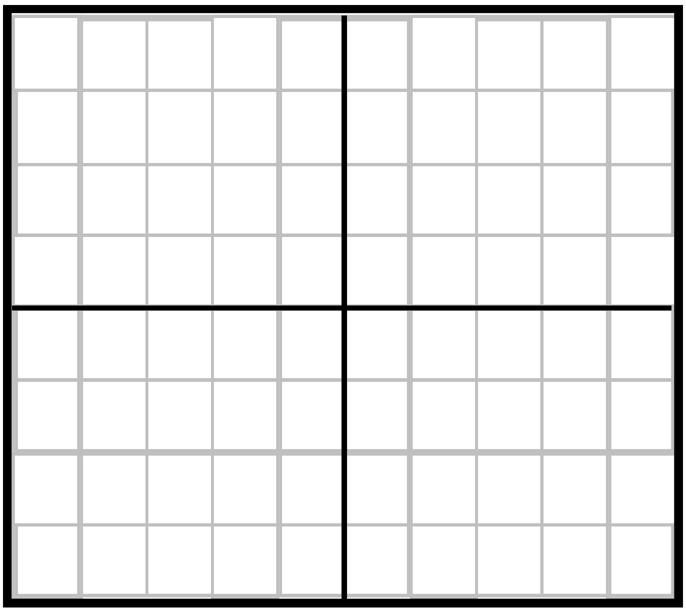
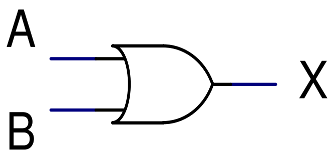


Figura 3: Grafico relativo al funzionamento della funzione logica AND.

Realizzazione della funzione logica : OR



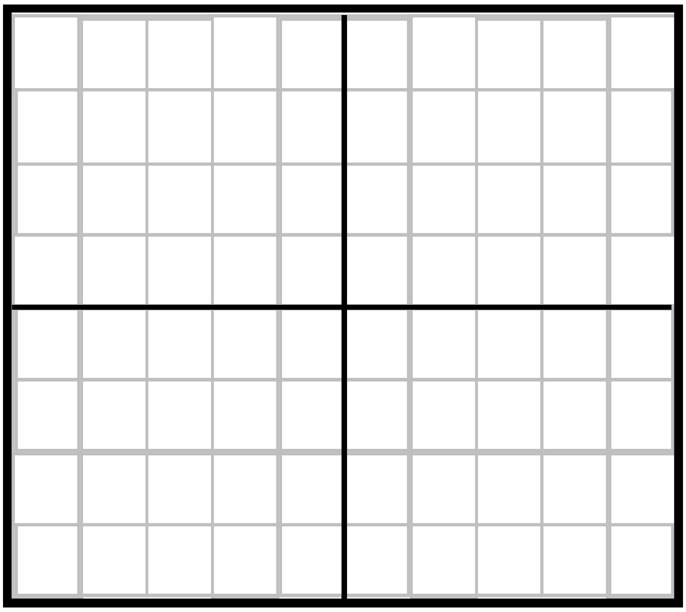


Figura 4: Grafico relativo al funzionamento della funzione logica OR.

Realizzazione della funzione logica : XOR

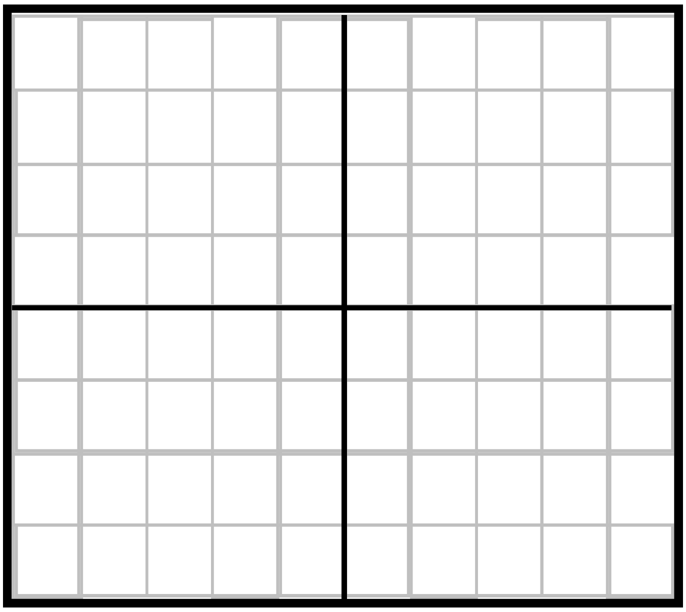


Figura 5: Grafico relativo al funzionamento della funzione logica XOR.

Realizzazione della funzione logica : sommatore a due bit

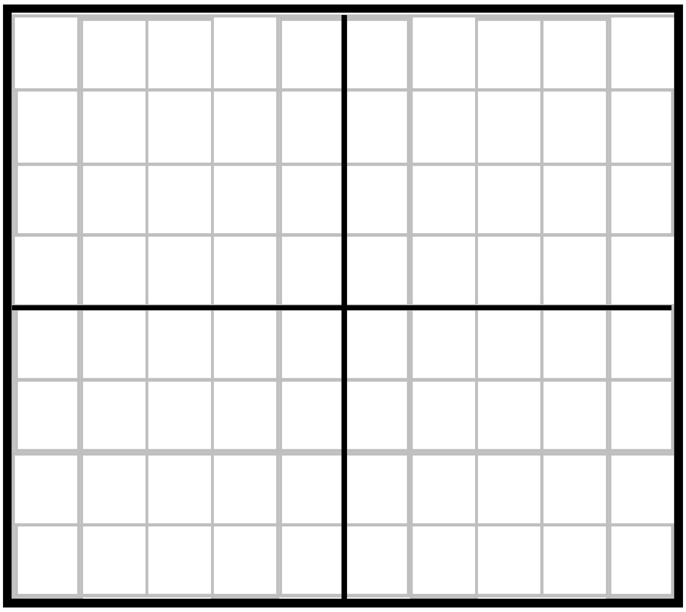


Figura 6: Grafico relativo al funzionamento della funzione logica sommatore a due bit.

Cercate sulle specifiche della porta NAND i tempi di ritardo relativi alla propagazione del segnale. Supponete ora di utilizzare il sommatore con una logica sincrona che fornisce gli inputs A e B in sincronia con un certo fronte di salita di un clock e testa gli outputs in sincronia con il fronte successivo del clock. Quale la frequenza massima a cui potete utilizzare il sommatore ?