CIRCUITI LOGICI INTEGRATI

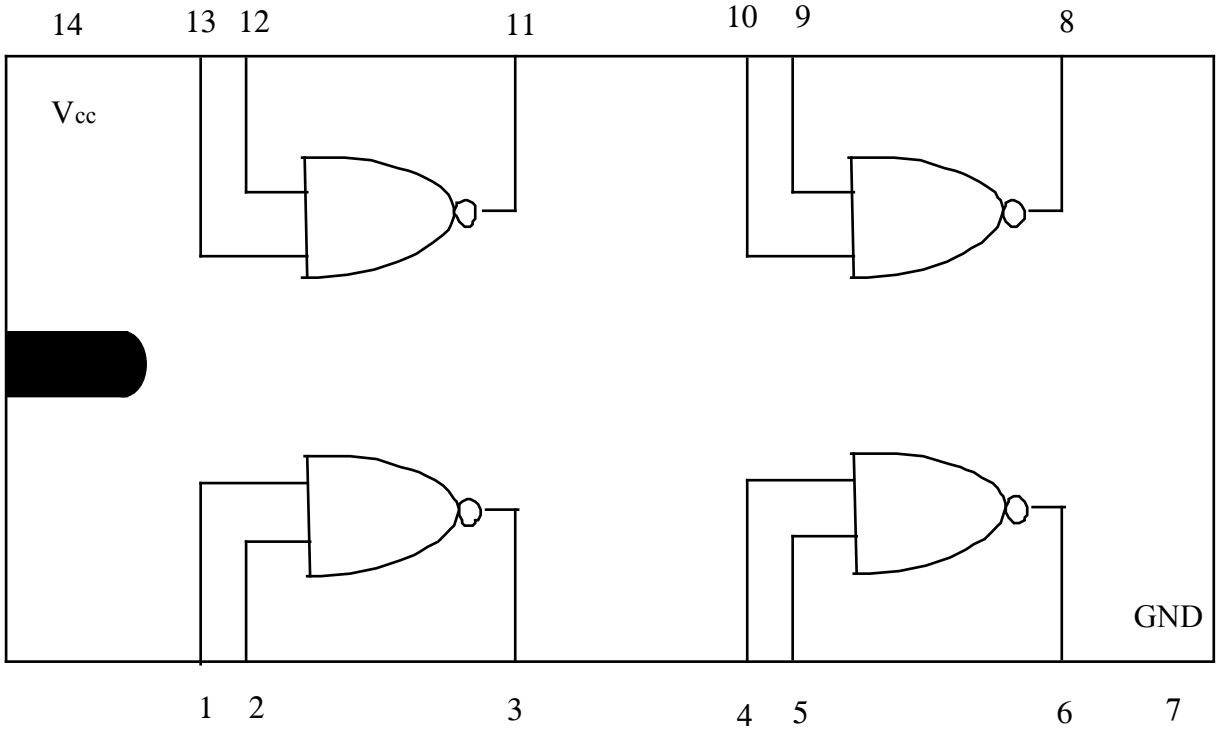
RETE COMBINATORIA

GUIDA ALL' ESPERIENZA N.1

+

RELAZIONE Gruppo .....

SN7400



Un sistema digitale funziona in modo binario, cioè ogni punto del sistema può essere in uno di due soli stati possibili: uno alto corrispondente al livello logico "1", ed uno basso corrispondente al livello logico "0". Il valore effettivo della tensione corrispondente ai due livelli logici dipende dal tipo di porta utilizzata (TTL, ECL, DTL, etc...). Nella porta utilizzata oggi del tipo TTL (Transistor – Transistor – Logic) il livello logico "0" corrisponde a valori di tensione V ≅ 0.2 V, mentre il livello logico "1" corrsiponde a valori di tensione V ≅ 5 V. Si raccomanda, quindi, di utilizzare segnali in input ai circuiti di oggi che variano tra un livello basso di circa 0 V ed un livello alto compreso fra i 3 ed i 5 V. Per generare il segnale di input si utilizzi il generatore di impulsi con ampiezza regolata al suo valore massimo.

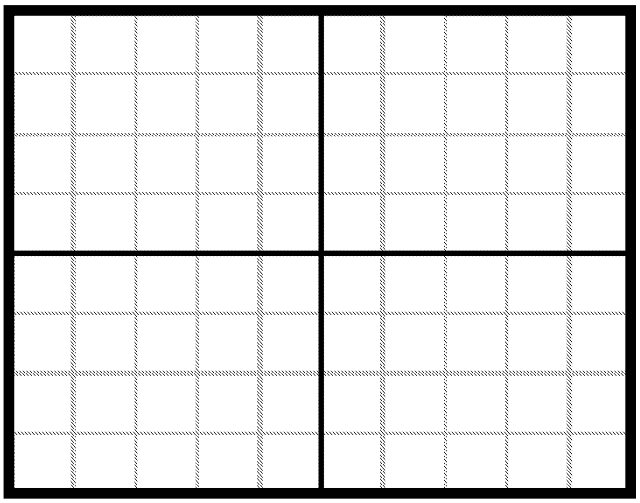
Si cerchino le specifiche del chip nel data sheet a disposizione sul tavolo e si riportino qui di seguito i valori massimo e minimo dell'alimentazione:

Parte 1)

a) Verifica del funzionamento di una delle porte

Inviando ai due ingressi due impulsi sfasati, disegnare il segnale di uscita e i due segnali di ingresso. Per disegnare i tre segnali sulla stessa scala temporale, usare lo stesso segnale di input (il più opportuno) per far partire il trigger dell'oscilloscopio ed osservare, uno alla volta, l'altro input e l'output rispetto a questo stesso segnale di riferimento.

Attenzione: riportare sempre le unità usate sugli assi.



b) Misura del ritardo delle porte

Collegando in serie le quattro porte (ciascuna nella configurazione di figura 1), misurare il ritardo di propagazione attraverso le quattro porte. Il ritardo si definisce come il tempo ΔT tra i due punti in cui l'input alla prima porta e l'output dall'ultima porta raggiungono il 50% della loro ampiezza. Per effettuare facilmente questa misura posizionare il livello di partenza di

ciascun segnale sulla linea contrassegnata con 0% utilizzando la manopola POSITION della sezione VERTICAL dell'oscilloscopio. Agire quindi sulla manopola CAL (coassiale alla manopola VOLTS/DIV) fino a portare il livello di arrivo di ciascun segnale in corrispondenza della riga contrassegnata con 100%. **ATTENZIONE: dopo aver usato la scala verticale scalibrata è importante rimettere a posto la manopola CAL perché altrimenti si rischia di fare successivamente misure non calibrate, cioè sbagliate.**

Misura sulle quattro porte in serie:

$T_{Ritardo} =$ ±

Ritardo della singola porta:

$T_{Ritardo} =$ ±

Quali specifiche temporali del chip sono riportate sulla documentazione?

c) Misura dei livelli di tensione compatibili con i livelli logici "0" ed "1"

Mandare lo stesso segnale ai due ingressi di una porta, come mostrato nella figura 1, e misurare le soglie dei livelli logici 0 e 1 come richiesto ai punti I) e II).

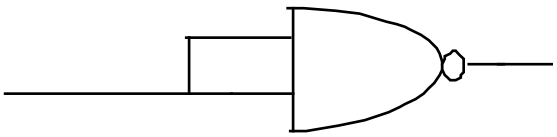


Figura 1

I) Qual e' il valore minimo di Vin per cui si ha l'uscita stabile al livello logico 0 ?
Qual e' il corrispondente valore di Vout ?

$V_{IN}^{MIN}=$ ± ; $V_{OUT}\ (V_{IN}^{MIN}) =$ ±

II) Qual e' il valore massimo di Vin per cui si ha l'uscita stabile al livello logico 1 ?
Qual e' il corrispondente valore di Vout ?

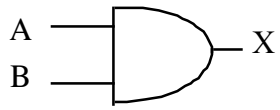
Attenzione: poiche' non si puo' alzare il livello basso dell'impulso, abbassare il livello alto (usando la manopola AMPLITUDE del generatore di impulsi) fino a quando l'uscita è stabile al livello logico 1. Aumentare poi gradualmente l'ampiezza finche' l'uscita non risulta piu' compatibile con 1.

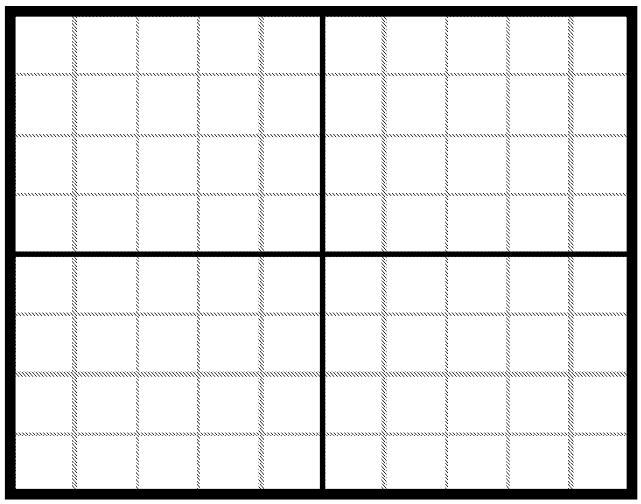
$V_{IN}^{MAX}=$ ± ; $V_{OUT}\ (V_{IN}^{MAX}) =$ ± ;

2) Disegnare la realizzazione delle seguenti operazioni logiche utilizzando le porte NAND a disposizione, montare i corrispondenti circuiti e verificare le loro tabelle di verita'. Nei casi piu'

interessanti scrivere le equazioni che sono state utilizzate per ottenere l'implementazione della tabella delle verita'. Disegnare i due input A e B e l'output sulla stessa scala temporale (usare lo stesso metodo descritto al punto 1a per visualizzare i segnali all'oscilloscopio):

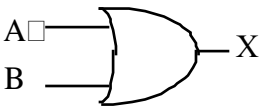
a) AND :

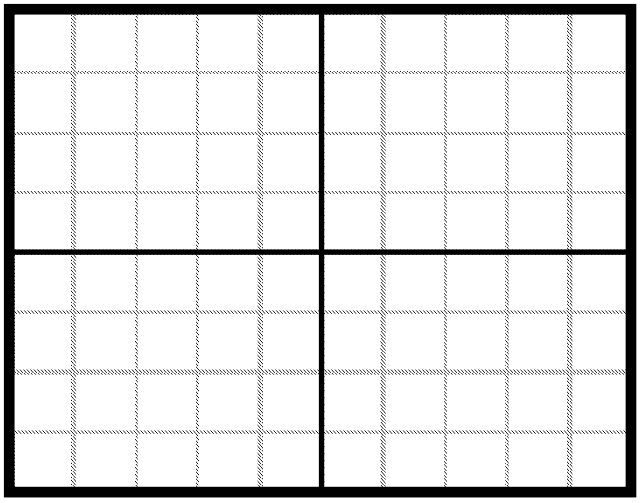




---

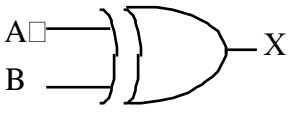
b) OR:





---

c) XOR:



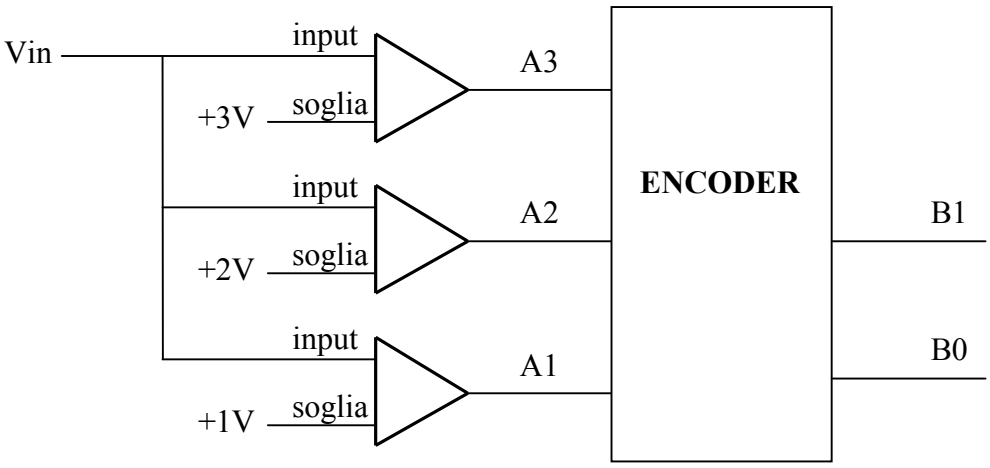
d) Costruire un circuito che funzioni da sommatore di bit e valutare il ritardo tra l'input e l'output

Tx = ± ; T c= ±

A	B	X	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3) Supponendo di usare il sommatore con una logica sincrona che fornisce gli inputs A e B con un certo fronte di salita del suo clock e testa gli outputs con il fronte successivo del clock, quale è la frequenza massima a cui si puo' utilizzare il sommatore ?

4) Completare il circuito in modo da ottenere un convertitore analogico/digitale a due bit.
I tre comparatori nello schema forniscono in uscita un segnale logico 1 se la tensione in input e' superiore al valore di soglia, un segnale logico 0 se essa e' inferiore al valore di soglia.



a) Scrivere la tabella di verita' del circuito ENCODER:

A3	A2	A1	B1	B0

b) Scrivere le equazioni che caratterizzano B1 e B0 in funzione di A1, A2 e A3.