

# Laboratorio di Fisica V

Relazione Gruppo .....

## 1 Applicazioni delle FPGA

Attenzione: Alimentare la FPGA a circa 8 Volt, facendo uso dell'alimentazione della basetta

### 1.1 Realizzazione di un cronometro, con display a 7 segmenti

Si monti il circuito indicato in figura 1.

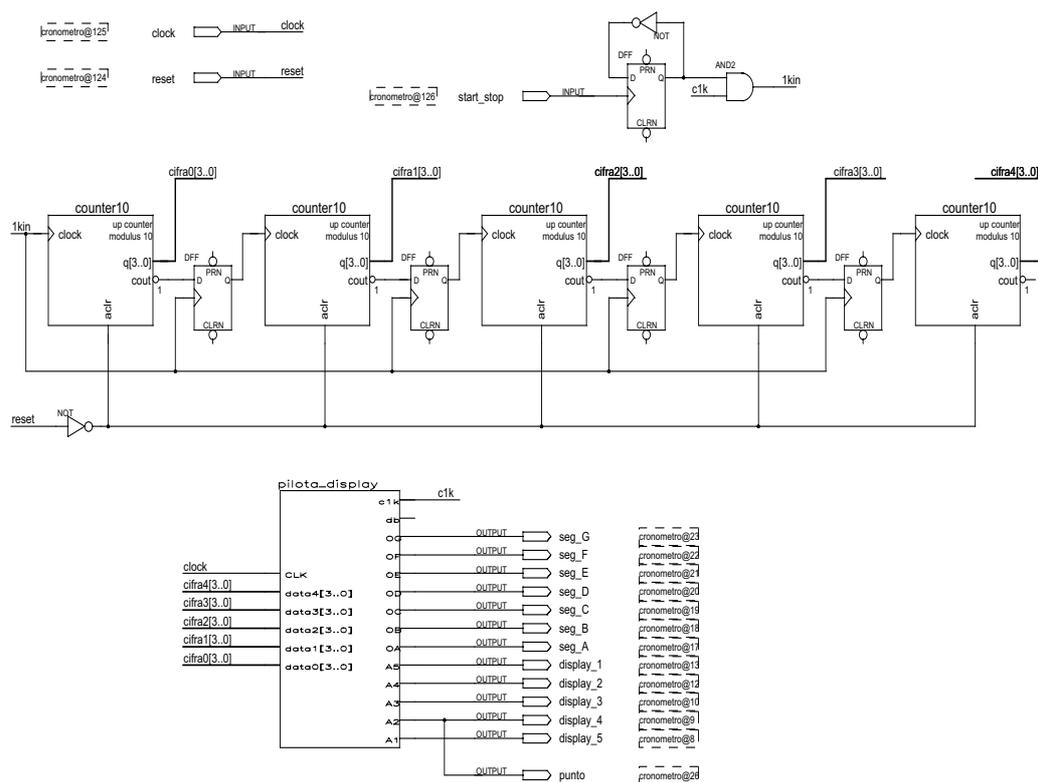


Figura 1:

Questo definisce la logica di un cronometro. Il segnale di START e STOP viene dato mediante uno dei pulsanti della scheda (pin 126), mentre l'altro pulsante (pin 124) fornisce il RESET.



Dopo aver disegnato il circuito, si compili, si effettui il download (opzione PROGRAMMER in FILE) e si verifichi il funzionamento

Si effettui poi la simulazione e si ripeta la verifica.

Si osservi le forme d'onda CLK, c1k, display-1,...,display-5, 1kin,cifra0[0], cifra1[0], cifra2[0], cifra3[0], cifra4[0] nel circuito primario.

Si valuti poi il ritardo tra il segnale di clock in ingresso e gli altri segnali.

Nota: il ritardo può essere valutato (facendo uso della simulazione) in due modi:

- (a) facendo uso del sottomenu *waveform editor* (nel menu *Max+Plus II*) esaminando i tempi relativi dei vari segnali
- (b) facendo uso della utility *analyse timing* (menu *utilities*)

Si riporti nella tabella 1 il ritardo osservato in tutti i casi.

<i>segnale</i>	<i>ritardo(ns)</i>
c1k	
display-1	
display-2	
display-3	
display-4	
display-5	
1kin	
cifra0[0]	
cifra1[0]	
cifra2[0]	
cifra3[0]	
cifra4[0]	

Tabella 1: Tabella dei ritardi

Si accluda alla relazione una stampa del circuito disegnato e quella delle forme d'onda in uscita ottenute dalla simulazione.