

GUIDA ALL' ESPERIENZA

NAND A TRANSISTOR

+
RELAZIONE Gruppo

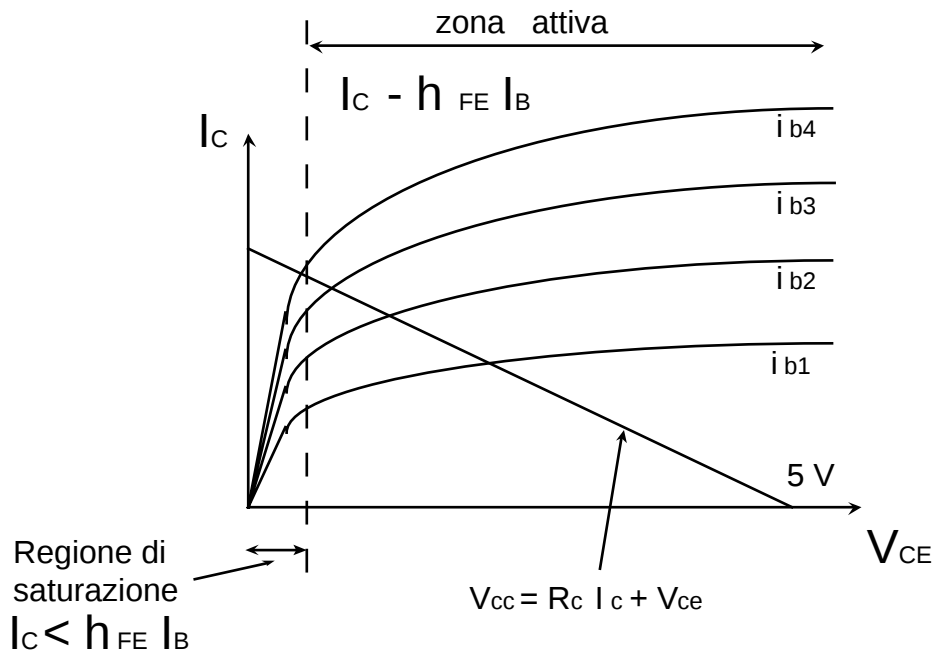


Fig. 0

In questa esperienza utilizziamo il transistor come un interruttore, costringendolo a lavorare nella zona di saturazione ($I_C < h_{FE} I_B$, $V_{CE} \cong 0.2$) o nella zona di cutoff ($I_C \cong 0$, $V_{CE} \cong 5\text{ V}$).

Oggi studiamo la "porta logica" NAND, in particolare:

- 1) la tabella della verità che ne descrive il funzionamento logico;
- 2) il tempo di risposta che ne caratterizza la velocità;
- 3) il FAN OUT che determina quante porte possono essere connesse fra di loro senza compromettere il funzionamento del sistema;
- 4) la potenza dissipata, che determina il riscaldamento del sistema.

Per utilizzare il transistor sul circuito tenere presente che l'emittitore è segnalato dalla linguetta sporgente rispetto alla base circolare del transistor e il collettore è quello collegato all'involucro metallico.

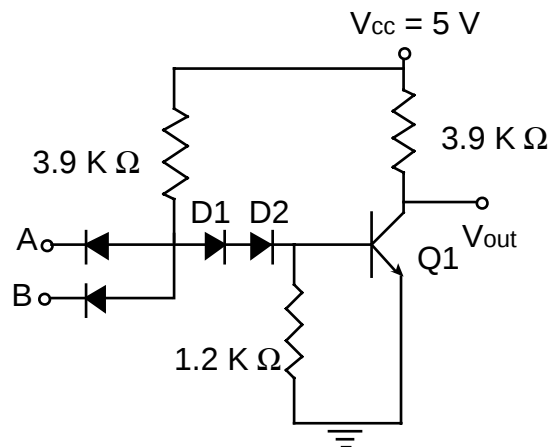


Fig 1

1) **NAND: verifica della tabella della verità.**

- a) Montare il circuito in fig. 1 e costruire la tabella della verità mandando in input tutte le combinazioni della tabella e misurando in ogni caso V_{out} :

A	B	$V_A \pm \Delta$	$V_B \pm \Delta$	$V_{out} \pm \Delta$
0	0			
1	0			
0	1			
1	1			

Verificare che il transistor è in saturazione quando V_{out} è nello stato logico 0.

Sono importanti i valori delle resistenze?

Quale è il ruolo dei due diodi D1 e D2? Sarebbe possibile usarne uno solo?

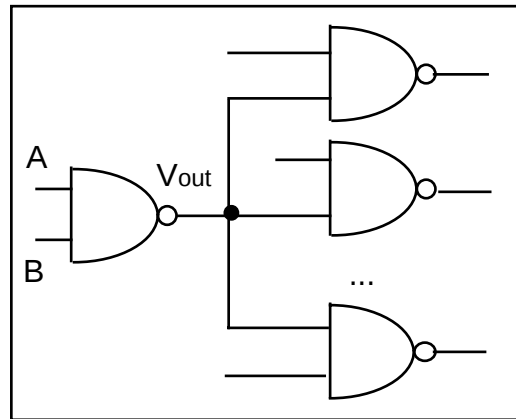


Fig. 2

2) Misura del FAN OUT.

Queste porte logiche vengono connesse fra di loro in cascata, in gran numero, per ottenere circuiti complessi in grado di svolgere le funzioni richieste, come è mostrato in fig. 2. Ogni tipo di porta ha però un limite per il numero di elementi che possono essere connessi alla sua uscita. Per capirne il motivo osserviamo la figura 3. Quando l'uscita della porta N1 è nello stato logico 0, come in figura 3, la corrente I_D che fluisce nel transistor di N1 uscendo dall'ingresso A della porta N2, viene sommata alla corrente di collettore del transistor.

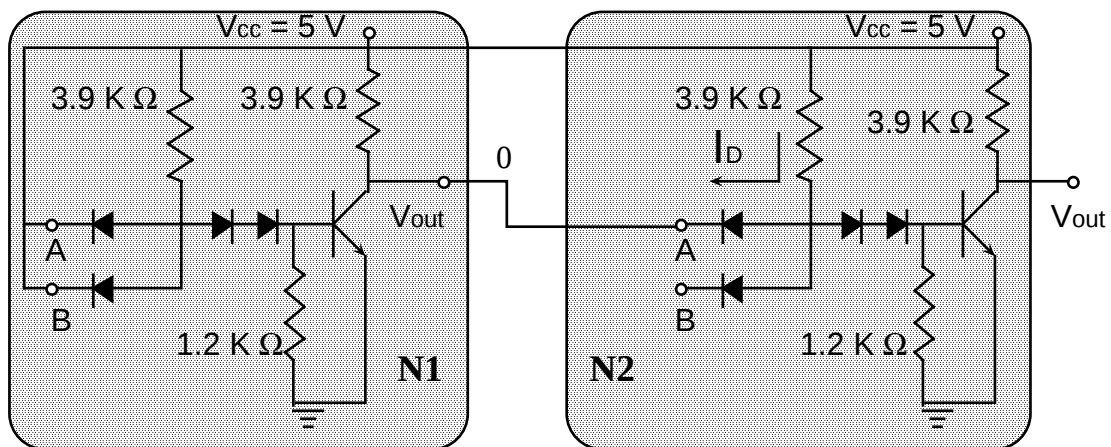


Fig. 3

Quando la corrente di collettore è tale per cui il transistor di N1 esce dalla zona di saturazione la porta non si comporta più come desiderato. La corrente di collettore di N1 dipende dal numero di porte che N1 pilota. Il numero massimo di porte che N1 può pilotare senza uscire dalla saturazione è chiamato FAN OUT e dipende da come la porta è realizzata. Vediamo come possiamo misurare il FAN OUT della porta logica NAND che abbiamo realizzato :

- Connettete un potenziometro al circuito NAND come mostrato in fig. 4a. Questo potenziometro simula le N porte che potrebbero essere connesse all'output del nostro NAND e che, come il potenziometro, avrebbero l'effetto di iniettare una corrente nel transistor, causando un aumento di I_C . Dopo aver regolato $V_A=5V$ e $V_B=5V$, diminuire la resistenza del potenziometro fin quando il transistor esce dalla saturazione. Misurare quindi la corrente

I che attraverso il potenziometro viene iniettata nel transistor causandone l'uscita dalla zona di saturazione: $I = \quad \pm$

b) Connettere A o B a terra (fig. 4b) e misurare la corrente I_D che il transistor di una ipotetica porta collegata in A dovrebbe assorbire: $I_D = \quad \pm$

c) Ricavare il numero massimo di porte $N = I/I_D = \quad \pm$

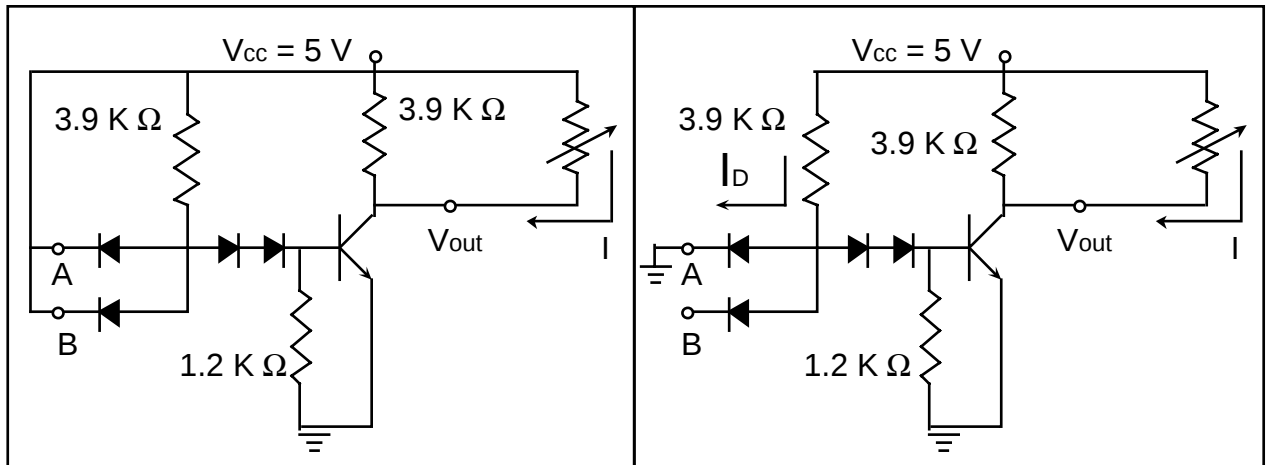


Fig 4a

Fig 4b

d) Modificare il circuito come mostrato in figura 5 e misurare il fanout con la stessa tecnica descritta sopra: $N = I/I_D = \quad \pm$

Perchè il fanout è cambiato?

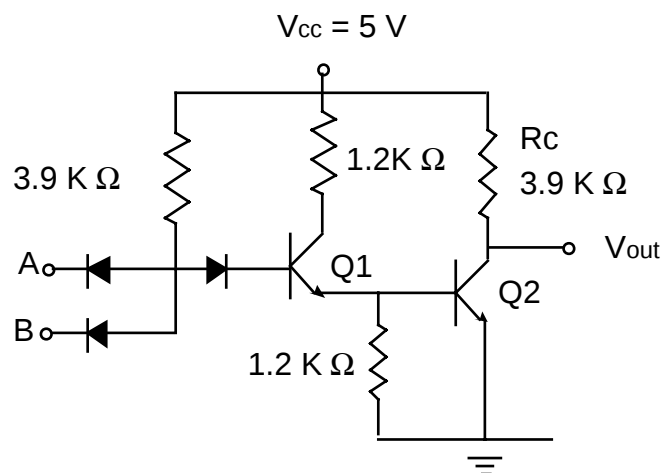


Fig. 5

2) **Misura del tempo di risposta in funzione del carico capacitivo.**

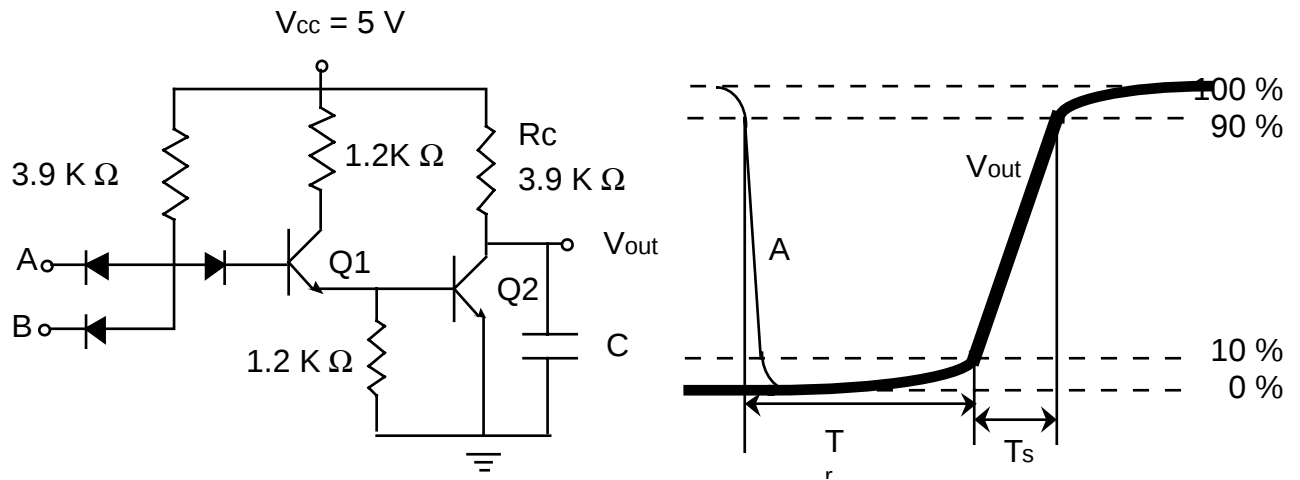


Fig 6

- a) Porre l'input B a 5 volts e mandare all'input A degli impulsi variabili fra 0 e 5 volts. Misurare il ritardo T_r fra il fronte di discesa di A ed il fronte di salita di V_{out} come definito in fig. 6 ed il tempo di salita T_s del segnale di uscita V_{out} . Si ripetano le misure senza capacità C e con valori di $C=10$ nF e $C=100$ nF e riempire la tabella seguente nelle colonne contrassegnate da "Fig. 6".

	$T_r \pm \Delta$	$T_s \pm \Delta$	$T_r \pm \Delta$	$T_s \pm \Delta$
	Fig. 6	Fig. 6	Fig. 7	Fig. 7
senza capacità				
con $C = 10$ nF				
con $C = 100$ nF				

Che relazione c'e' fra T_s ed i componenti del circuito?

Descrivere il funzionamento del circuito durante la transizione.

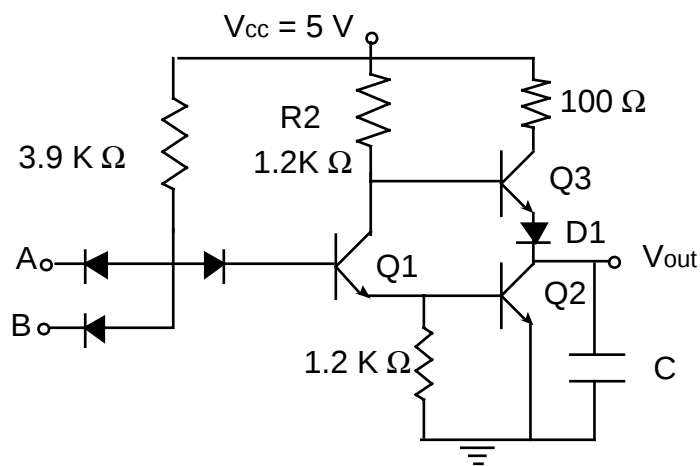


Fig. 7

- b) Sostituire la resistenza R_c con il transistor Q3 come mostrato in fig.7 (dovrebbe funzionare anche se la resistenza di $100\ \Omega$ è sostituita da un corto). Ripetere le misure fatte al punto a) e riempire la tabella nelle colonne contrassegnate da "Fig. 7".

Spiegare il funzionamento del nuovo circuito durante la transizione, mettendo in evidenza quali sono i vantaggi rispetto al circuito precedente ed avendo cura di spiegare:

- 1) per quale motivo risulta vantaggioso ridurre la resistenza R_c di fig. 5 per avere una migliore risposta temporale;
- 2) per quale motivo R_c non può essere sostituita banalmente da una sola piccola resistenza ed è invece necessario il transistor;
- 3) A che cosa serve il diodo D1?